

35.C15727



2817
HIS
PATENT APPLICATION

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Application of:)
TAKEO TSUKAMOTO) : Examiner: NYA
Application No.: 09/941,780) : Group Art Unit: 2817
Filed: August 30, 2001) :
For: ELECTRON-EMITTING DEVICE,) :
ELECTRON-EMITTING) :
APPARATUS, IMAGE DISPLAY) :
APPARATUS, AND LIGHT-) :
EMITTING APPARATUS) : November 26, 2001

Commissioner for Patents
Washington, D.C.

CLAIM TO PRIORITY

Sir:

Applicant hereby claims priority under the International Convention and all rights to which he is entitled under 35 U.S.C. § 119 based upon the following Japanese

Priority Applications:

265819/2000 filed September 1, 2000

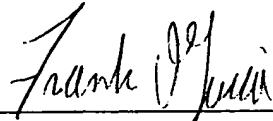
255145/2001 filed August 24, 2001.

Certified copies of the priority documents are enclosed.

Applicant's undersigned attorney may be reached in our New York office by

telephone at (212) 218-2100. All correspondence should continue to be directed to our address given below.

Respectfully submitted,

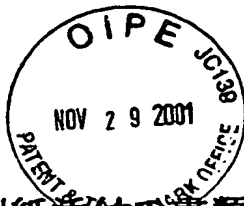
A handwritten signature in dark ink, appearing to read "Frank J. Scinto", is written over a horizontal line.

Attorney for Applicant

Registration No. 42,476

FITZPATRICK, CELLA, HARPER & SCINTO
30 Rockefeller Plaza
New York, New York 10112-3801
Facsimile: (212) 218-2200
219945v1

CFO 15727 VS / 12
09/941, 780
GAC 2817



日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日

Date of Application:

2000年 9月 1日

出 願 番 号

Application Number:

特願2000-265819

出 願 人

Applicant(s):

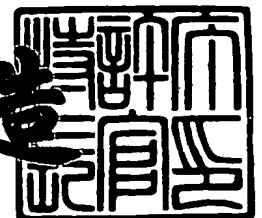
キヤノン株式会社

RECEIVED
REC-3 2001
TC 2800 MAIL ROOM

2001年 9月11日

特 許 庁 長 官
Commissioner,
Japan Patent Office

及 川 耕 造



出証番号 出証特2001-3083567

【書類名】 特許願

【整理番号】 4282009

【提出日】 平成12年 9月 1日

【あて先】 特許庁長官 及川 耕造 殿

【国際特許分類】 H01J 1/30
H01J 31/12
H01J 9/00

【発明の名称】 電子放出素子、電子放出装置、電子源、画像形成装置及
び電子放出素子の製造方法

【請求項の数】 31

【発明者】

【住所又は居所】 東京都大田区下丸子3丁目30番2号 キヤノン株式会
社 内

【氏名】 塚本 健夫

【特許出願人】

【識別番号】 000001007

【氏名又は名称】 キヤノン株式会社

【代表者】 御手洗 富士夫

【代理人】

【識別番号】 100085006

【弁理士】

【氏名又は名称】 世良 和信

【電話番号】 03-5643-1611

【選任した代理人】

【識別番号】 100100549

【弁理士】

【氏名又は名称】 川口 嘉之

【選任した代理人】

【識別番号】 100106622

【弁理士】

【氏名又は名称】 和久田 純一

【手数料の表示】

【予納台帳番号】 066073

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 電子放出素子、電子放出装置、電子源、画像形成装置及び電子放出素子の製造方法

【特許請求の範囲】

【請求項 1】 一対の電極と、

前記一対の電極間に電圧を印加する第 1 の電圧印加手段と、

前記一対の電極のうち低電位側の電極と電氣的に接続され、電子放出部材を有する陰極と、

前記一対の電極のうち高電位側の電極と電氣的に接続された引き出し電極と、

前記陰極と前記引き出し電極を互いに間隙をはさんで対向するように支持する絶縁性の基板と、

前記基板に対して平行に対向して配置され、前記陰極から放出された電子が到達する陽極と、

前記陽極と前記陰極との間に電圧を印加する第 2 の電圧印加手段と、

前記電子放出部材における電子放出部位が、前記引き出し電極の属する平面と前記陽極の属する平面との間の高さに構成された電子放出素子において、

前記間隙の距離を d 、前記第 1 の電圧印加手段によって該電子放出素子を駆動したときの電位差を $V1$ 、前記陽極と前記基板の距離を H 、前記第 2 の電圧印加手段による前記陽極と前記陰極の電位差を $V2$ とした時、駆動時の電界 $E1 = V1 / d$ は、 $E2 = V2 / H$ の 1 倍から 50 倍の範囲内にあることを特徴とする電子放出素子。

【請求項 2】 前記電子放出部材が前記陰極上の前記陽極側に形成され、前記陰極の厚さが前記引き出し電極の厚さより大きいことを特徴とする請求項 1 記載の電子放出素子。

【請求項 3】 前記電子放出部材の引き出し電極側端部が前記間隙内に位置するように形成したことを特徴とする請求項 1 記載の電子放出素子。

【請求項 4】 前記電子放出部材が前記陰極上の前記陽極側に形成され、前記基板の前記引き出し電極と前記陰極との間に段差を設け、前記陰極は前記段差を介して前記引き出し電極に対して前記陽極側に位置することを特徴とする請求

項 1 記載の電子放出素子。

【請求項 5】 前記電子放出部材は炭素を主成分とする材料で構成されていることを特徴とする請求項 1 乃至 4 のいずれかに記載の電子放出素子。

【請求項 6】 前記炭素を主成分とする材料は繊維状カーボンの集合体であることを特徴とする請求項 5 記載の電子放出素子。

【請求項 7】 前記繊維状カーボンの集合体は触媒粒子を介して成長したグラファイトナノファイバー、カーボンナノチューブ、アモルファスカーボンもしくはこれらの混合物からなることを特徴とする請求項 6 記載の電子放出素子。

【請求項 8】 前記触媒粒子は Pd、Ni、Fe、Co 若しくはこれらの合金からなることを特徴とする請求項 7 記載の電子放出素子

【請求項 9】 請求項 1 乃至 8 のいずれかに記載の電子放出素子を複数個並列に配置し結線してなる素子列を少なくとも 1 列以上有してなることを特徴とする電子源。

【請求項 10】 請求項 1 乃至 8 のいずれかに記載の電子放出素子を複数個配列してなる素子列を少なくとも 1 列以上有し、該素子を駆動するための配線がマトリクス配置されていることを特徴とする電子源。

【請求項 11】 請求項 10 記載の電子源と、前記陽極としての蛍光体と、情報信号により各電子放出素子の電子量を制御する機構を備えた画像形成装置。

【請求項 12】 絶縁性の基板上に間隙をはさんで形成された一対の電極を形成する工程と、

前記一対の電極のいずれか一方の電極と電氣的に接続された酸化金属粒子を形成する工程と、

前記酸化金属粒子を還元凝集して金属粒子とする工程と、

前記金属粒子上に繊維状カーボンを成長させる工程と

を有することを特徴とする電子放出素子の製造方法。

【請求項 13】 基板表面上に間隔を置いて配置された第 1 および第 2 の電極とを有し、前記第 1 の電極よりも高い電位を前記第 2 の電極に印加することによって、前記基板表面に実質的に平行な電界を形成し、電子を放出する電子放出素子であって、前記第 1 の電極上に炭素を主成分とする柱状物質が複数配置され

ていることを特徴とする電子放出素子。

【請求項 1 4】 前記炭素を主成分とする柱状物質と前記第 1 の電極との間に、前記第 1 の電極材料よりも炭素の堆積を促進する材料が配置されてなることを特徴とする請求項 1 3 に記載の電子放出素子。

【請求項 1 5】 前記炭素の堆積を促進する材料は、Pd、Ni、Fe、Co若しくはこれらの合金からなる材料であることを特徴とする請求項 1 4 記載の電子放出素子。

【請求項 1 6】 前記炭素の堆積を促進する材料は、前記第 1 の電極上に、複数の粒子として配置されてなることを特徴とする請求項 1 4 又は 1 5 記載の電子放出素子。

【請求項 1 7】 前記複数の粒子は、 10^{10} 個/cm²以上の密度で前記第 1 の電極上に配置されてなることを特徴とする請求項 1 6 記載の電子放出素子。

【請求項 1 8】 前記第 1 の電極の厚みが、前記第 2 の電極の厚みよりも大きいことを特徴とする請求項 1 3 乃至 1 7 のいずれかに記載の電子放出素子。

【請求項 1 9】 前記炭素を主成分とする柱状物質は、カーボンナノチューブ、グラファイトナノファイバーの中から選ばれたものであることを特徴とする請求項 1 3 乃至 1 8 にいずれかに記載の電子放出素子。

【請求項 2 0】 電子放出素子と、該電子放出素子に対向するように配置された実質的に平面状のアノード電極とを有する電子放出装置であって、前記電子放出素子が請求項 1 3 乃至 1 9 のいずれかの電子放出素子であることを特徴とする電子放出装置。

【請求項 2 1】 前記アノード電極と前記第 1 の電極表面との距離が、前記アノード電極と前記第 2 の電極表面よりも短いことを特徴とする請求項 2 0 記載の電子放出装置。

【請求項 2 2】 前記アノード電極と前記炭素を主成分とする柱状物質の前記第 1 の電極と接続されていない側の端部との距離が、前記アノード電極と前記第 2 の電極表面よりも短いことを特徴とする請求項 2 0 記載の電子放出装置。

【請求項 2 3】 電子放出部材を有する第 1 の電極と、該電子放出部材から電子を引き出すための第 2 の電極と、

前記第 2 の電極に対して、前記第 1 の電極に印加する電位よりも高い電位を印加するための第 1 の電位印加手段と、

前記第 1 および第 2 の電極とが間隔を置いて対向するように、その表面に前記第 1 及び第 2 の電極を有する基板と、

前記基板表面に対して、実質的に平行な表面を有し、前記基板と離間して配置されるアノード電極と、

前記陽極に前記第 2 の電極よりも高い電位を印加する第 2 の電位印加手段と、を有する電子放出装置であって、

前記電子放出部材の表面の一部を含み、前記基板表面に実質的に平行な平面が、前記引き出し電極の表面の一部を含み、前記基板表面に実質的に平行な平面と、前記アノード電極の表面との間に位置することを特徴とする電子放出装置。

【請求項 2 4】

前記第 1 の電極と第 2 の電極との距離を d 、前記第 1 の電位印加手段によって前記第 1 の電極に印加される電位と第 2 の電極に印加される電位との差を V_1 、前記アノード電極表面と前記基板表面との距離を H 、前記第 2 の電位印加手段によって前記陽極に印加される電位と前記第 1 の電極に印加される電位との差を V_2 とした時、電界 $E_1 = V_1 / d$ は、 $E_2 = V_2 / H$ の 1 倍以上 50 倍以下であることを特徴とする請求項 2 3 記載の電子放出装置。

【請求項 2 5】 前記電子放出部材が、複数の炭素を主成分とする柱状物質からなることを特徴とする追加請求項 2 3 又は 2 4 記載の電子放出装置。

【請求項 2 6】 前記炭素を主成分とする柱状物質と前記第 1 の電極との間に、前記第 1 の電極材料よりも炭素の堆積を促進する材料が配置されてなることを特徴とする請求項 2 5 記載の電子放出装置。

【請求項 2 7】 前記炭素の堆積を促進する材料は、Pd、Ni、Fe、Co 若しくはこれらの合金からなる材料であることを特徴とする請求項 2 5 記載の電子放出装置。

【請求項 2 8】 前記炭素の堆積を促進する材料は、前記第 1 の電極上に、複数の粒子として配置されてなることを特徴とする請求項 2 6 又は 2 7 記載の電子放出装置。

【請求項 2 9】 前記複数の粒子は、 10^{10} 個/cm²以上の密度で前記第 1 の電極上に配置されてなることを特徴とする請求項 2 8 記載の電子放出装置。

【請求項 3 0】 前記第 1 の電極の厚みが、前記第 2 の電極の厚みよりも大きいことを特徴とする追加請求項 2 3 乃至 2 9 のいずれかに記載の電子放出装置。

【請求項 3 1】 前記炭素を主成分とする柱状物質は、カーボンナノチューブ、グラファイトナノファイバーの中から選ばれたものであることを特徴とする追加請求項 2 3 乃至 3 0 にいずれかに記載の電子放出装置。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】

本発明は、電子放出素子、電子放出装置、電子源及び画像形成装置に関し、テレビジョン放送の表示装置、テレビ会議システムやコンピューター等の表示装置の他、感光性ドラム等を用いて構成された光プリンターとしての画像形成装置等としても用いることができる。

【0 0 0 2】

【従来の技術】

金属に対し 10^6 V/cm以上の強電界をかけて金属表面から電子を放出させる電界放出型（FE型）電子放出素子が冷電子源の一つとして注目されている。

【0 0 0 3】

近年、特に表示装置等の画像形成装置においては、液晶を用いた平板型表示装置がCRTに替わって普及してきたが、自発光型でないため、バックライトを持たなければならない等の問題点があり、自発光型表示装置が望まれてきた。

【0 0 0 4】

FE型の冷電子源が実用化されれば、薄型の自発光画像表示装置が可能となり、消費電力の低減、軽量化にも貢献する。

【0 0 0 5】

縦型FE型の例としては図13に示すようにエミッター135が基板131から略鉛直方向に円錐あるいは四角錐の形状をなしたものの、例えばC. A. Spindt, "Physic

al Properties of thin-film field emission cathodes with molybdenum cones”, J. Appl. Phys., 47, 5248 (1976) 等に開示されたもの（以下スピント型）が知られている。

【 0 0 0 6 】

横形 F E の例としては、先端が先鋭化されたエミッター電極と、エミッター電極先端から電子を引き出すゲート電極とが基板と平行に形成され、ゲート電極とエミッター電極とが対向する方向と直行した方向にコレクタ（本件ではアノードと呼ぶ）が構成されたものがある（U S P 4728851、U S P 4904895、IVMC91Technical Digest,p47など参照）。

【 0 0 0 7 】

また、繊維状カーボンを用いた電子放出素子の例としては、特開平 8 - 1 1 5 6 5 2 に示すように、有機化合物ガスを用いて微細な触媒金属上で熱分解を行い、繊維状カーボンを、微細な間隙に堆積させた構成が開示されている。

【 0 0 0 8 】

【発明が解決しようとする課題】

従来 F E 型電子源を用いた画像形成装置では、電子源から蛍光体までの距離 H とアノード電圧 V_a と素子の駆動電圧 V_f に応じた電子ビームスポット（以下ビーム径と呼ぶ）が得られる。前述のビーム径はサブミリメートル程度であり、画像形成装置としては十分の解像度を持っている。

【 0 0 0 9 】

しかしながら画像表示装置においては、近年、より高精細な解像度が要求されている。

【 0 0 1 0 】

さらに、表示画素数の増大に伴い、駆動時には、電子放出素子の持つ素子容量に起因する消費電力が増大するため、素子容量の低減、駆動電圧の低減と電子放出素子の効率向上が望まれていた。

【 0 0 1 1 】

前述のスピント型はゲートが基板と積層されて構成されることで、大きなゲート容量と多数のエミッターとの間に寄生容量が形成されていた。さらに駆動電圧

が数十ボルトと高く、その構成上、容量性の消費電力が大きい欠点があった。

【0012】

また、取り出された電子ビームはすぐに広がるため、ビームの広がりを押さえるためには、集束電極が必要であった。例えば特開平07-006714に、電子放出電極、電子引き出し電極の他に、電子を収束させるための電極を配置し、電子軌道を収束する手法が開示されているが、この手法では集束電極の付与による工程の複雑さと電子放出効率の低下等が問題であった。

【0013】

また、一般的な横型FEでは陰極から放出された電子は対向のゲートに衝突しやすい構成になっているため、効率（ゲートに流れる電子電流と陽極（アノード）に到達する電子電流の比）が低下するだけでなく、陽極（アノード）でのビーム形状は大きく広がる構造であった。

【0014】

また、横型FE型電子放出素子におけるビーム収束では特開平09-063461に開示されているように、収束電極を電子放出部と同一平面上に配置した構造等が提案されているが、これらには作製方法の複雑さや、素子面積の増加、電子放出効率の低下等が問題であった。

【0015】

横型FEにおいて、エミッターがゲートからみてゲートよりもアノード寄りの位置に形成された構成では、最終的に電子の到達するアノードとエミッター間の電界とエミッターとゲート間の電界強度の比率について考慮されておらず、このため放出された電子ビームが広がる構成となっていた。

【0016】

本発明は、かかる従来技術の課題を解決するためになされたものであって、その目的とするところは、電子放出素子固有の容量低減、駆動電圧の低減であり、電子の軌道を制御して、より高精細なビームを得ることである。

【0017】

【問題を解決するための手段】

上記目的を達成するために本発明は、一対の電極と、前記一対の電極間に電圧

を印加する第 1 の電圧印加手段と、前記一对の電極のうち低電位側の電極と電氣的に接続され、電子放出部材を有する陰極と、前記一对の電極のうち高電位側の電極と電氣的に接続された引き出し電極と、前記陰極と前記引き出し電極を互いに間隙をはさんで対向するように支持する絶縁性の基板と、前記基板に対して平行に対向して配置され、前記陰極から放出された電子が到達する陽極と、前記陽極と前記陰極との間に電圧を印加する第 2 の電圧印加手段と、前記電子放出部材における電子放出部位が、前記引き出し電極の属する平面と前記陽極の属する平面との間の高さに構成された電子放出素子において、前記間隙の距離を d 、前記第 1 の電圧印加手段によって該電子放出素子を駆動したときの電位差を V_1 、前記陽極と前記基板の距離を H 、前記第 2 の電圧印加手段による前記陽極と前記陰極の電位差を V_2 とした時、駆動時の電界 $E_1 = V_1 / d$ は、 $E_2 = V_2 / H$ の 1 倍から 50 倍の範囲内にあることを特徴とする。

【 0 0 1 8 】

この構成により、電界の集中する場所が、エミッター材料を形成した領域の一つの辺に限定され、放出した電子は、一度引き出し電極方向に引き出された後、引き出し電極に衝突することなしに陽極に到達することが可能となり、電子放出効率が増大した。また、引き出し電極での散乱がなくなったため陽極上で得られるビーム形状がこれまで引き出し電極で散乱していたビーム形状と比較して小さいビームスポットが得られた。

【 0 0 1 9 】

ここで、一对の電極のそれぞれの電極は、陰極及び引き出し電極のいずれかと一体に設けられるようにしてもよいし、別部材として形成されるようにしてもよい。

【 0 0 2 0 】

また、この陰極－引き出し電極間電界と陰極－陽極(アノード)間電界を同程度にすることで、引き出された電子が引き出し電極に衝突することなしに、陽極に到達することが判明した。

【 0 0 2 1 】

また、前記電子放出部材が前記陰極上の前記陽極側に形成され、前記陰極の厚

さが前記引き出し電極の厚さより大きいことが好適である。

【 0 0 2 2 】

また、前記電子放出部材の引き出し電極側端部が前記間隙内に位置するように形成してもよい。

【 0 0 2 3 】

また、前記電子放出部材が前記陰極上の前記陽極側に形成され、前記基板の前記引き出し電極と前記陰極との間に段差を設け、前記陰極は前記段差を介して前記引き出し電極に対して前記陽極側に位置するようにしてもよい。

【 0 0 2 4 】

また、前記電子放出部材は炭素を主成分とする材料で構成されていることが好適である。

【 0 0 2 5 】

また、前記炭素を主成分とする材料は繊維状カーボンの集合体であることが好適である。

【 0 0 2 6 】

この繊維状カーボンを電子放出部材の材料として用いることで、きわめて低い電界で電子を取り出すことが可能となった。

【 0 0 2 7 】

また、前記繊維状カーボンの集合体は触媒粒子を介して成長したグラファイトナノファイバー、カーボンナノチューブ、アモルファスカーボンもしくはこれらの混合物からなることが好適である。

【 0 0 2 8 】

また、前記触媒粒子はPd、Ni、Fe、Co若しくはこれらの合金からなることが好適である。

【 0 0 2 9 】

また、本発明は、前記電子放出素子を複数個並列に配置し結線してなる素子列を少なくとも1列以上有してなることを特徴とする電子源である。

【 0 0 3 0 】

また、本発明は、前記電子放出素子を複数個配列してなる素子列を少なくとも

1列以上有し、該素子を駆動するための配線がマトリクス配置されていることを特徴とする電子源である。

【0031】

また、本発明は、前記電子源と、前記陽極としての蛍光体と、情報信号により各電子放出素子の電子量を制御する機構を備えた画像形成装置である。

【0032】

また、本発明は、絶縁性の基板上に間隙をはさんで形成された一対の電極を形成する工程と、前記一対の電極のいずれか一方の電極と電気的に接続された酸化金属粒子を形成する工程と、前記酸化金属粒子を還元凝集して金属粒子とする工程と、前記金属粒子上に繊維状カーボン进行成長させる工程とを有することを特徴とする電子放出素子の製造方法である。

【0033】

また、本発明は、基板表面上に間隔を置いて配置された第1および第2の電極とを有し、前記第1の電極よりも高い電位を前記第2の電極に印加することによって、前記基板表面に実質的に平行な電界を形成し、電子を放出する電子放出素子であって、前記第1の電極上に炭素を主成分とする柱状物質が複数配置されていることを特徴とする電子放出素子。

【0034】

また、前記炭素を主成分とする柱状物質と前記第1の電極との間に、前記第1の電極材料よりも炭素の堆積を促進する材料が配置されてなるようにしてもよい。

【0035】

また、前記炭素の堆積を促進する材料は、Pd、Ni、Fe、Co若しくはこれらの合金からなる材料である。

【0036】

また、前記炭素の堆積を促進する材料は、前記第1の電極上に、複数の粒子として配置されてなるようにしてもよい。

【0037】

また、前記複数の粒子は、 10^{10} 個/cm²以上の密度で前記第1の電極上に配置

されてなるようにしてもよい。

【 0 0 3 8 】

また、前記第 1 の電極の厚みが、前記第 2 の電極の厚みよりも大きいことが好適である。

【 0 0 3 9 】

また、前記炭素を主成分とする柱状物質は、カーボンナノチューブ、グラファイトナノファイバーの中から選ばれたものであるようにすることが好適である。

【 0 0 4 0 】

また、本発明は、電子放出素子と、該電子放出素子に対向するように配置された実質的に平面状のアノード電極とを有する電子放出装置であって、前記電子放出素子が前記電子放出素子であることを特徴とする。

【 0 0 4 1 】

また、前記アノード電極と前記第 1 の電極表面との距離が、前記アノード電極と前記第 2 の電極表面よりも短いことが好適である。

【 0 0 4 2 】

また、前記アノード電極と前記炭素を主成分とする柱状物質の前記第 1 の電極と接続されていない側の端部との距離が、前記アノード電極と前記第 2 の電極表面よりも短いことが好適である。

【 0 0 4 3 】

また、本発明は、電子放出部材を有する第 1 の電極と、該電子放出部材から電子を引き出すための第 2 の電極と、前記第 2 の電極に対して、前記第 1 の電極に印加する電位よりも高い電位を印加するための第 1 の電位印加手段と、前記第 1 および第 2 の電極とが間隔を置いて対向するように、その表面に前記第 1 及び第 2 の電極を有する基板と、前記基板表面に対して、実質的に平行な表面を有し、前記基板と離間して配置されるアノード電極と、前記陽極に前記第 2 の電極よりも高い電位を印加する第 2 の電位印加手段と、を有する電子放出装置であって、前記電子放出部材の表面の一部を含み、前記基板表面に実質的に平行な平面が、前記引き出し電極の表面の一部を含み、前記基板表面に実質的に平行な平面と、前記アノード電極の表面との間に位置することを特徴とする。

【 0 0 4 4 】

また、前記第 1 の電極と第 2 の電極との距離を d 、前記第 1 の電位印加手段によって前記第 1 の電極に印加される電位と第 2 の電極に印加される電位との差を $V1$ 、前記アノード電極表面と前記基板表面との距離を H 、前記第 2 の電位印加手段によって前記陽極に印加される電位と前記第 1 の電極に印加される電位との差を $V2$ とした時、電界 $E1 = V1 / d$ は、 $E2 = V2 / H$ の 1 倍以上 50 倍以下であることが好適である。

【 0 0 4 5 】

また、前記電子放出部材が、複数の炭素を主成分とする柱状物質からなるようにしてもよい。

【 0 0 4 6 】

また、前記炭素を主成分とする柱状物質と前記第 1 の電極との間に、前記第 1 の電極材料よりも炭素の堆積を促進する材料が配置されてなるようにしてもよい。

【 0 0 4 7 】

また、前記炭素の堆積を促進する材料は、Pd、Ni、Fe、Co若しくはこれらの合金からなる材料であるようにしてもよい。

【 0 0 4 8 】

また、前記炭素の堆積を促進する材料は、前記第 1 の電極上に、複数の粒子として配置されてなるようにしてもよい。

【 0 0 4 9 】

また、前記複数の粒子は、 10^{10} 個 / cm^2 以上の密度で前記第 1 の電極上に配置されてなるようにしてもよい。

【 0 0 5 0 】

また、前記第 1 の電極の厚みが、前記第 2 の電極の厚みよりも大きいことが好適である。

【 0 0 5 1 】

また、前記炭素を主成分とする柱状物質は、カーボンナノチューブ、グラファイトナノファイバーの中から選ばれたものであることが好適である。

【 0 0 5 2 】

【発明の実施の形態】

以下に図面を参照して、この発明の好適な実施の形態を例示的に詳しく説明する。ただし、この実施の形態に記載されている構成部品の寸法、材質、形状、その相対位置などは、特に特定の記載がない限りは、この発明の範囲をそれらのみに限定する趣旨のものではない。

【 0 0 5 3 】

一般にFE素子の動作電圧 V_f はポアソン方程式によって導かれるエミッター先端部の電界と、その電界とエミッター部の仕事関数をパラメーターとしてFowler-Nordheimの式と呼ばれる関係式に従う電子放出電流の電流密度によって決定される。

【 0 0 5 4 】

また、電子放出に必要な電界は、エミッター先端とゲート電極間の距離 D が小さいほど、またエミッター先端の半径 r が小さいほど得られる電界が大きくなる。

【 0 0 5 5 】

一方、陽極上で得られる電子ビームにおけるX方向の最大の大きさ X_d （例えば図13における円形ビーム形状137の中心からの最大到達距離）は、単純な計算では $\sqrt{V_f/V_a}$ に比例する形で表される。

【 0 0 5 6 】

この関係から明らかなように V_f の増大はビーム径の増大を招く。

【 0 0 5 7 】

また、この考察から V_f を下げるためには、極力距離 D 及び曲率半径 r を小さくしなければならない。

【 0 0 5 8 】

従来構成のビーム形状について図13、14を用いて説明する。なお、図中、共通の番号として131、141は基板、132、142はエミッター電極、133、143は絶縁層をあらわしている。

【 0 0 5 9 】

前述したスピント型の場合は図13に示すように、エミッター135とゲート134間に V_f を印加すると、エミッター135の突起先端の電界が高まり、電子がコーン先端近傍から真空中に取り出される。

【 0 0 6 0 】

エミッター先端の電界はエミッター先端の形状に沿うように、ある有限の面積を持って形成されるため、取り出される電子はエミッター先端の有限の面積から電位に対して、鉛直方向に引き出される。

【 0 0 6 1 】

この時、様々な角度を持つ電子も放出される。その結果、大きな角度成分を持つ電子は結果的にゲートの方向に引き出される。

【 0 0 6 2 】

結果として、円形のゲートが形成されている場合に、図13中アノード136上には、ほぼ円形のビーム形状137の電子分布が得られる。つまり得られるビームの形状は引き出すゲートの形状及びエミッターとの距離に密接に関係していることを示している。

【 0 0 6 3 】

電子の引き出し方向をそろえた従来例として図14に示すような横型FEの構成がある。

【 0 0 6 4 】

図14において141は基板、142はエミッター電極、143は絶縁層、144はゲート、145はエミッターで、なお、アノード146はエミッター145およびゲート144が設置されている基板141と対向した基板上に設けられている。

【 0 0 6 5 】

図14の構成の場合には、エミッター145とゲート144との間に、基板141表面に実質的に平行な非常に強い電界（横方向電界）が生じ、その結果、エミッター145から放出された電子はゲート144上において、一部の電子149は真空中に取り出され残りの電子はゲート電極144に取り込まれる。

【 0 0 6 6 】

この図14に示す構成の場合には、アノード（アノード電極）146に向かう電界

ベクトルの方向に対して、電子放出を行なう電界ベクトル（エミッター145からゲート144に向かう電界）が異なる方位を持つ。そのため、放出された電子がアノード146上で形成する電子分布（ビームスポット）が大きくなる。

【0067】

ここで、さらに電子が取り出される電界（ここでは便宜的に、横方向電界と呼び、エミッター形状による電界の増強効果は無視する）とアノードに向かう電界（ここでは縦方向電界と呼ぶ）について考える。

【0068】

前述したように、エミッターから放出された電子は最初、横方向電界によって引き出され、ゲート方向に向かった後に、縦方向電界によって引き上げられアノードに到達する。

【0069】

このとき横方向電界と縦方向電界の強度比及び電子放出点の相対位置が重要となる。

【0070】

横方向電界が、縦方向電界と比較して桁で強い場合には、取り出された電子のほとんどは、横方向電界で形成される放射状電位によって次第に軌道を曲げられ、ゲートに向かう軌道をとる。ゲートに衝突した電子の一部は、散乱によって再び放出されるが、放出後、縦方向電界に捉えられるまでは、何度も楕円に似た軌道を描いてゲート上を広がりながら、自ら電子の数を減じながら散乱を繰り返す。

散乱した電子が、ゲート電位の作る等電位線を越えると（これを淀み点と呼ぶことがある）、ここで初めて縦方向電界によって引き上げられるようになる。

【0071】

横方向電界と縦方向電界が同程度の場合には、取り出された電子は、やはり放射状電位によって軌道が曲げられるものの、電界による束縛がゆるくなり、ゲートに衝突することなしに縦方向電界に捉えられる電子軌道が出現する。

【0072】

この横方向電界と縦方向電界が同程度の時、即ち、横方向電界が縦方向電界の

1 倍であるとき、エミッターからの電子の放出点位置を、ゲートの属する平面からアノードの属する平面側に持ち上げる（図6参照）と、放出された電子は全くゲートに衝突せずに、縦方向電界に捉えられる軌道を描くことが可能であることが分かった。

【0073】

また、この電界比の検討を行った結果、前記間隙の距離ゲート電極144とエミッタ電極145の先端との間隔）を d 、素子を駆動したときの電位差（ゲート電極とエミッタ電極との電位差）を V_1 、陽極（アノード）と基板（素子）との距離を H 、陽極（アノード）と陰極（エミッタ電極）との電位差を V_2 とした時、横方向電界が縦方向電界の50倍以上大きくなると、取り出された電子がゲートに衝突する軌道が描かれることを見出した。

【0074】

また、本発明者は、ゲート電極2上での散乱を生じない高さ s （ゲート電極2表面の一部を含み、基板1表面と実質的に平行な平面と、電子放出部材4の表面を含み、基板1表面と実質的に平行な平面との距離で定義される（図6参照））が存在することを見出した。上記高さ S は、縦－横方向電界の比（縦方向電界強度/横方向電界強度）に依存し、縦－横方向電界比が低いほど、その高さが低く、横方向電界が大きいほど高さが必要である。

【0075】

実用的な製造上の範囲として、その高さ s は10nm以上10 μ m以下が好ましい。

【0076】

従来の構成では、ゲートとエミッターが同一平面上に、ほぼ同じ高さで構成されているだけでなく、横方向電界が縦方向電界と比較して一桁以上強いため、ゲートに衝突することに起因して、真空中に取り出される電子の量が減少する傾向が強かった。

【0077】

さらに、従来の構成では横方向の電界強度を強めることを目的としてゲート電極の厚さ、幅、及びゲート、エミッター、アノードの相対位置が決められていた

ため、アノードに得られる電子分布は広がっていた。

【 0 0 7 8 】

前述したように、アノードに到達する電子の分布を小さくするには、

1) V_f を下げる、2) 電子の引き出し方向を揃える、3) 電子の軌道、さらに、ゲートでの散乱がある場合には4) 電子の散乱機構（特に弾性散乱）を考慮しなければならない。

【 0 0 7 9 】

本発明の構成は電子分布の微細化と効率の向上を目的として、前述の考え方を元に鋭意検討されたものである。

【 0 0 8 0 】

以上述べた本発明の電子放出素子について、更に好ましい実施態様を挙げて詳述する。

【 0 0 8 1 】

図1(a)は本発明による電子放出素子の一例を示す模式図、図1(b)は図1(a)のA-A間断面図である。図6は本発明の電子放出素子を駆動する際の構成を示す模式図である。

【 0 0 8 2 】

図1、図6において1は絶縁性の基板、2は引き出し電極（「ゲート電極」または「第2電極」）、3は陰極電極（「第1電極」）、4は陰極電極3上に配置された陰極（エミッター）材料（電子放出部材）、を示している。

また、本発明の素子は、前記した知見に基づき、図6に示したように、エミッター電極（陰極電極）3とゲート電極（引き出し電極）2との間隙の距離を d 、電子放出素子を駆動したときの電位差（エミッタ電極とゲート電極間の電圧）を V_f 、アノード61と素子が配置された基板1表面との距離を H 、アノード電極61とエミッタ電極3との電位差を V_a とした時、駆動時の電界 $E_1 = V_f / d$ は、 $E_2 = V_a / H$ の1倍以上50倍以下に設定される。このようにすることにより、エミッタ電極側から放出された電子がゲート電極2に衝突する割合を低くでき、高効率で放出された電子ビームの広がり少ない電子放出素子が得られる。

【0083】

さらには、本発明の電子放出素子は、ゲート電極2上での散乱を生じない高さ s （ゲート電極2表面の一部を含み、基板1表面と実質的に平行な平面と、電子放出部材4の表面を含み、基板1表面と実質的に平行な平面との距離で定義される（図6参照））に電子放出部材4が配置される。上記 S は、縦-横方向電界の比（縦方向電界強度/横方向電界強度）に依存し、縦-横方向電界比が低いほど、その高さが低く、横方向電界が大きいほど高さが必要である。実用的な範囲として、その高さ s は10nm以上10 μ m以下が好ましい。

【0084】

前記絶縁性の基板1としては、その表面を十分に洗浄した、石英ガラス、Na等の不純物含有量を減少させKなどに一部置換したガラス、青板ガラス及びシリコン基板等にスパッタ法等によりSiO₂を積層した積層体、アルミナ等のセラミックスの絶縁性基板が挙げられる。

【0085】

前記引き出し電極2および陰極電極3は導電性を有しており、蒸着法、スパッタ法等の一般的真空成膜技術、フォトリソグラフィ技術により前記基板1の表面に互いに対向するように形成される。電極2及び3の材料は、例えば、炭素、金属、金属の窒化物、金属の炭化物、金属のホウ化物、半導体、半導体の金属化合物から適宜選択される。電極2及び3の厚さとしては、数十nmから数十 μ mの範囲で設定される、好ましくは炭素、金属、金属の窒化物、金属の炭化物の耐熱性材料が望ましい。

【0086】

特に、後に述べる繊維状カーボンの成長の場合は導電性を付与したシリコン、例えばドーパドポリシリコンなどが好ましい。

【0087】

なお、この電極の厚さが薄いために電位降下などが心配される時、あるいはマトリクス配列でこの素子を用いる場合は必要に応じて低抵抗の配線用金属材料が電子放出に関与しない部分で用いられることがある。

【0088】

エミッター材料（電子放出部材）4はスパッタ法等の一般的な真空成膜法等で堆積した膜をRIEなどの手法を用いてエミッター形状に加工する場合と、CVDにおける核成長を利用した針状結晶の成長や、ひげ結晶の成長などを利用する場合がある。エミッター形状の制御はRIEの場合には用いる基板の種類、ガスの種類、ガス圧力（流量）、エッチング時間、プラズマを形成する時のエネルギーなどに依存する。一方CVDによる形成方法では基板の種類、ガスの種類、流量、成長温度などで制御される。

【 0 0 8 9 】

エミッター（電子放出部材）4に用いる材料は、TiC、ZrC、HfC、TaC、SiC、WC等の炭化物、アモルファスカーボン、グラファイト、ダイヤモンドライクカーボン、ダイヤモンドを分散した炭素及び炭素化合物等を用いることができる。本発明においては、特に、繊維状カーボンを用いることが好ましい。尚、本発明における「繊維状カーボン」とは、「炭素を主成分とする柱状物質」あるいは、「炭素を主成分とする線状物質」ということもできる。また、「繊維状カーボン」とは、「炭素を主成分とするファイバー」ということもできる。そして、また、本発明における「繊維状カーボン」とは、より具体的には、カーボンナノチューブ、グラファイトナノファイバー、アモルファスカーボンファイバーを含む。

【 0 0 9 0 】

引き出し電極2と陰極電極3の間隔は、前述したとおり、用いる陰極材料の電子放出電界（横方向電界：基板表面に実質的に平行な電界）と画像形成に必要な縦方向電界との電界を比較した時に、電子放出電界が縦方向電界よりも1倍から50倍程度の値になるように、駆動電圧と間隔を決めればよい。

【 0 0 9 1 】

陽極（アノード電極）上に蛍光体を配置する場合は、必要な縦方向電界は 10^{-1} V/ μ m以上10V/ μ m以下の範囲が好ましい。例えば、陽極（アノード電極）と陰極電極との間に10KVを2mmの間隔で印加する場合、この時の縦方向電界は5V/ μ mとなる。この場合、用いるべきエミッター（電子放出部材）材料の電子放出電界は5V/ μ mよりも大きな電子放出電界を持つ材料であり、選択した電子放出電界に相当するように、その間隔と、駆動電圧を決めればよい。

【 0 0 9 2 】

このように、数V/ μ mの閾値電界を持つ材料としては、触媒（炭素の堆積を促進する材料）を用いて炭化水素ガスを分解してできる繊維状カーボン（図11、12参照）がある。各図では一番左側に光学顕微鏡レベル（ ~ 1000 倍）で見える形態、真中は走査電子顕微鏡（SEM）レベル（ ~ 3 万倍）で見える形態、右側は透過電子顕微鏡（TEM）レベル（ ~ 100 万倍）で見えるカーボンの形態を模式的に示している。

【 0 0 9 3 】

グラフェンが円筒形状（円筒形が多重構造になっているものはマルチウォールナノチューブと呼ばれる）の形態をとるものはカーボンナノチューブと呼ばれ、特にチューブ先端を開放させた構造の時に、最もその閾値が下がる。

【 0 0 9 4 】

あるいは、カーボンナノチューブと同様に触媒を用い、比較的低温で生成される繊維状カーボンを図12に示す。この形態の繊維状カーボンはグラフェンの積層体（このため「グラファイトナノファイバー」と呼ばれることがあるが、温度によりアモルファス構造の割合が増加する）で構成されている。

【 0 0 9 5 】

カーボンナノチューブとグラファイトナノファイバーは触媒の種類、及び分解の温度によって異なり、同一の触媒で、両方の構造を持つ物を温度によって選択可能である場合もあるし、どちらかの構造しかできない場合もある。

【 0 0 9 6 】

どちらの繊維状カーボンも電子放出の閾値が1V \sim 10V/ μ m程度であり、本発明のエミッター（電子放出部材）4の材料として好ましい。

【 0 0 9 7 】

触媒材料としてはFe、Coなどがカーボンナノチューブの形成において使用されるが、Pd、Niにおいてもカーボン形成用の核として用いることが出来る。

【 0 0 9 8 】

特に、Pd、Niにおいては低温（400℃以上の温度）でグラファイトナノファイバーを生成することが可能である。Fe、Co、を用いたカーボンナノチューブの

生成温度は800℃以上必要なことから、Pd、Niを用いてのグラファイトナノファイバー材料の作成は、低温で可能なため、他の部材への影響や、製造コストの観点からも好ましい。

【0099】

さらに、Pdにおいては酸化物が水素により低温（室温）で還元される特性を用いて、核形成材料として酸化パラジウムを用いることが可能である。

【0100】

酸化パラジウムの水素還元処理を行なうと、一般的な核形成技法として従来から使用されている金属薄膜の熱凝集や、超微粒子の生成と蒸着を用いずとも、比較的低温（200℃以下）で初期凝集核の形成が可能となった。

【0101】

前述の炭化水素ガスとしては例えばエチレン、メタン、プロパン、プロピレンなどの炭化水素ガス、CO、CO₂ガスあるいはエタノールやアセトンなどの有機溶剤の蒸気を用いることもある。

【0102】

図1に示したように、エミッター（電子放出部材）4における電子放出点は、最もゲートに近い位置にあると想像されるが、電子放出の関与に係わらず、エミッター（電子放出部材）の存在する領域を以後エミッター領域と呼ぶ。

【0103】

エミッター領域における電子放出点位置（電子放出部位）とその動作について図6、7を用いて説明する。

【0104】

数 μm のギャップ（陰極電極3と引き出し電極2との間隔）を持つ本素子を図6に示すような真空装置60に設置し、真空排気装置65によって 10^{-4}Pa 程度に到達するまで十分に排気した、図6に示したように高電圧電源（第2の電圧印加手段（第2の電位印加手段））を用いて、基板1の表面から数ミリの高さHの位置に陽極（アノード電極）61の表面が位置するように設け、数キロボルトからなる高電圧 V_a を陽極61に印加した。尚、基板1の表面と陽極61の表面は実質的に平行になるように配置される。

【0105】

素子には、図示しない電源（第1の電圧印加手段（第1の電位印加手段））により駆動電圧 V_f として数十V程度からなるパルス電圧を陰極電極3と引き出し電極2との間に印加し、流れる素子電流 I_f と電子放出電流 I_e を計測した。

【0106】

この時、等電位線63は図6のように形成され（基板1表面に実質的に平行に電界（電界の向き）が形成され）、最も電界の集中する点は64で示される電子放出部材4の最もアノード電極より、かつギャップの面する場所と想像される。

この電界集中点近傍に位置する電子放出材料の中で最も電界集中する場所から電子が放出され则认为られる。素子の I_e 特性は図7に示すような特性であった。すなわち印加電圧の約半分から I_e が急激に立ち上がり、不図示の I_f は I_e の特性に類似していたが、その値は I_e と比較して十分に小さな値であった。

【0107】

以下この原理に基づき、本発明を適用可能な電子放出素子を複数配して得られる画像形成装置について、図8を用いて説明する。図8において、81は電子源基体、82はX方向配線、83はY方向配線である。84は本発明の電子放出素子、85は結線である。

【0108】

m 本のX方向配線82は、 $DX1, DX2, \dots, DXm$ からなり、真空蒸着法、印刷法、スパッタ法等を用いて形成された導電性金属等で構成することができる。配線の材料、膜厚、巾は、適宜設計される。Y方向配線83は、 $DY1, DY2, \dots, DYn$ の n 本の配線よりなり、X方向配線82と同様に形成される。これら m 本のX方向配線82と n 本のY方向配線83との間には、不図示の層間絶縁層が設けられており、両者を電氣的に分離している（ m, n は、共に正の整数）。

【0109】

不図示の層間絶縁層は、真空蒸着法、印刷法、スパッタ法等を用いて形成された SiO_2 等で構成される。例えば、X方向配線82を形成した基体81の全面或は一部に所望の形状で形成され、特に、X方向配線82とY方向配線83の交差部の電位差に耐え得るように、膜厚、材料、製法が、適宜設定される。X方向配線82とY方

向配線83は、それぞれ外部端子として引き出されている。

【 0 1 1 0 】

電子放出素子84を構成する一対の電極（不図示）は、m本のX方向配線82とn本のY方向配線83と導電性金属等からなる結線85によって電氣的に接続されている。

【 0 1 1 1 】

配線82と配線83を構成する材料、結線85を構成する材料及び一対の素子電極を構成する材料は、その構成元素の一部あるいは全部が同一であっても、またそれぞれ異なってもよい。これら材料は、例えば前述の素子電極の材料より適宜選択される。素子電極を構成する材料と配線材料が同一である場合には、素子電極に接続した配線は素子電極ということもできる。

【 0 1 1 2 】

X方向配線82には、X方向に配列した電子放出素子84の行を、選択するための走査信号を印加する不図示の走査信号印加手段が接続される。一方、Y方向配線83には、Y方向に配列した電子放出素子84の各列を入力信号に応じて、変調するための不図示の変調信号発生手段が接続される。各電子放出素子に印加される駆動電圧は、当該素子に印加される走査信号と変調信号の差電圧として供給される。

【 0 1 1 3 】

上記構成においては、単純なマトリクス配線を用いて、個別の素子を選択し、独立に駆動可能とすることができる。

【 0 1 1 4 】

このような単純マトリクス配置の電子源を用いて構成した画像形成装置について、図9を用いて説明する。図9は、画像形成装置の表示パネルの一例を示す模式図であり、図9において、81は電子放出素子を複数配した電子源基体、91は電子源基体81を固定したリアプレート、96はガラス基体93の内面に蛍光膜94とメタルバック95等が形成されたフェースプレートである。92は、支持枠であり該支持枠92には、リアプレート91、フェースプレート96がフリットガラス等を用いて接続されている。外囲器97は、例えば大気中、真空中あるいは、窒素中で、400～500

度の温度範囲で10分以上焼成することで、封着して構成される。

【0 1 1 5】

外囲器97は、上述の如く、フェースプレート96、支持枠92、リアプレート91で構成される。リアプレート91は主に基体81の強度を補強する目的で設けられるため、基体81自体で十分な強度を持つ場合は別体のリアプレート91は不要とすることができる。即ち、基体81に直接支持枠92を封着し、フェースプレート96、支持枠92及び基体81で外囲器97を構成しても良い。一方、フェースプレート96、リアプレート91間に、スペーサーとよばれる不図示の支持体を設置することにより、大気圧に対して十分な強度をもつ外囲器97を構成することもできる。

【0 1 1 6】

【実施例】

以下、本発明の実施例を詳細に説明する。

【0 1 1 7】

(実施例1)

図1(a)に本実施例により作製した電子放出素子を素子上部から見た様子を示し、図1(b)は図1(a)のA-A間断面図を示す。

【0 1 1 8】

図1において1は絶縁性の基板、2は引き出し電極(ゲート)、3は陰極電極、4は陰極(エミッター)材料、を示している。

【0 1 1 9】

以下に、図5を用いて本実施例の電子放出素子の製造工程を詳細に説明する。

(工程1)

基板1に石英基板を用い、十分洗浄を行った後、ゲート電極2及び陰極(エミッター)電極3としてスパッタ法により厚さ5nm(不図示)のTi及び厚さ30nmのポリSi(砒素ドーパント)を連続的に蒸着を行なった。

【0 1 2 0】

次に、フォトリソグラフィ工程で、ポジ型フォトリソレジスト(AZ1500/クラリアント社製)を用いてレジストパターンを形成した。

【0121】

次に、パターニングした前記フォトレジストをマスクとしてポリSi（砒素ドーピング）層、Ti層は CF_4 ガスを用いてドライエッチングを行い、電極ギャップ間が $5\mu\text{m}$ からなる引き出し電極2、および陰極電極3を形成した（図5(a））。

【0122】

（工程2）

次に、基板全体にCrをEB蒸着にて約100nmの厚さに堆積した。

【0123】

フォトリソグラフィ工程で、ポジ型フォトレジスト（AZ1500／クラリアント社製）を用いてレジストパターンを形成した。

【0124】

次に、パターニングした前記フォトレジストをマスクとし、電子放出材料を被覆すべき領域（ $100\mu\text{m}$ 角）を陰極電極上に形成し、開口部のCrを硝酸セリウム系のエッチング液で取り除いた。

【0125】

レジストを剥離した後、Pd錯体にイソプロピルアルコール等を加えた錯体溶液を、スピコートにて基板全体に塗布した。

【0126】

塗布後、大気中 300°C で熱処理を行い、酸化パラジウム51を約10nmの厚さに形成した後、Crを硝酸セリウム系のエッチング液にて取り除いた（図5(b））。

【0127】

（工程3）

基板を 200°C に加熱し、大気を排気後、窒素で希釈した2%水素気流中で熱処理を行った。この段階で素子表面には直径が約3～10nmの粒子52が形成された。この時の粒子の密度は約 $10^{11}\sim 10^{12}$ 個/ cm^2 と見積もられた（図5(c））。

【0128】

（工程4）

続いて、窒素希釈した0.1%エチレン気流中で 500°C 、10分間加熱処理をした。これを走査電子顕微鏡で観察すると、Pd塗布領域に直径10nm～25nm程度で、屈曲

しながら繊維状に伸びた多数の繊維状カーボンが形成されているのがわかった。
このとき繊維状カーボンの厚さは約500nmとなっていた（図5(d））。

【 0 1 2 9 】

本素子を図6に示すような真空装置60に設置し、真空排気装置62によって 2×10^{-5} Paに到達するまで十分に排気した、図6に示したよう素子から $H = 2 \text{ mm}$ 離れた陽極(アノード)61に、陽極(アノード)電圧として $V_a = 10 \text{ KV}$ 印加した。このとき素子には駆動電圧 $V_f = 20 \text{ V}$ からなるパルス電圧を印加して流れる素子電流 I_f と電子放出電流 I_e を計測した。

【 0 1 3 0 】

素子の I_f 、 I_e 特性は図7に示すような特性であった。すなわち印加電圧の約半分から I_e が急激に増加し、 V_f が15Vでは約 $1 \mu\text{A}$ の電子放出電流 I_e が測定された。一方 I_f は I_e の特性に類似していたが、その値は I_e と比較して一桁以上小さな値であった。

【 0 1 3 1 】

得られたビームはY方向に細長く、X方向に短い、略矩形形状であった。
 V_f 15V固定とアノード間距離 H 2mm固定を一定に保ち、アノード電圧を5KV、10KV、ギャップを $1 \mu\text{m}$ 、 $5 \mu\text{m}$ にした時のビーム幅を測定したところ表1のようになった。

【 0 1 3 2 】

【表1】

	Va 5KV		10KV	
ギャップ $1 \mu\text{m}$	X方向	$60 \mu\text{m}$	X方向	$30 \mu\text{m}$
	Y方向	$170 \mu\text{m}$	Y方向	$150 \mu\text{m}$
$5 \mu\text{m}$	X方向	$93 \mu\text{m}$	X方向	$72 \mu\text{m}$
	Y方向	$170 \mu\text{m}$	Y方向	$150 \mu\text{m}$

【 0 1 3 3 】

ここで、駆動に必要な電界は成長条件を変えることで変化させることが可能であった。特に酸化パラジウムを還元処理して出来るPdの平均粒径が、その後の成長

で出来る繊維の直径と関連している。

Pdの平均直径は塗布するPd鍍体のPd濃度とスピコート回転数の回転数で制御することが可能であった。

【 0 1 3 4 】

この素子のカーボン繊維を透過電顕で観察したところ、グラフェンが図12の右に示すように積層された構造であった。グラフェンの積層間隔（Z軸方向）は温度が低い500℃程度では不鮮明であり、その間隔が0.4nmであったが、温度が高くなればなるほど、格子間隔が鮮明となり、700℃では0.34nmとなりグラフアイト0.335nmに近い値となった。

【 0 1 3 5 】

（実施例2）

第二の実施例を図2に示す。

【 0 1 3 6 】

本実施例では第一の実施例における陰極電極3の厚さを500nm、繊維状カーボンの電子放出材料の厚さを100nmに形成した以外は実施例1と同様にして電子放出素子の作製を行い、 I_f 、 I_e の計測を行った。

【 0 1 3 7 】

本素子構成により、陰極電極を厚くすることで、電子放出位置をゲート電極から見て、確実に高い位置（アノード側）にすることが出来た。この構成によって、電子がゲートに衝突する軌道が減少し、効率の低下や、ビーム径の増大を招く現象を防ぐことができた。

【 0 1 3 8 】

この結果、本素子構成においても、 V_f が20Vでは約1 μ Aの電子放出電流 I_e が測定された。一方 I_f は I_e の特性に類似していたが、その値は I_e と比較して二桁小さな値であった。

【 0 1 3 9 】

この時のビーム径もほぼ表1と同じであった。

【 0 1 4 0 】

（実施例3）

第三の実施例を図3に示す。

【0141】

本実施例では第一の実施例における工程2において酸化パラジウム51をギャップと電極3にまたがって、ギャップのほぼ中間位置（ギャップ間距離を約半分に形成した場合を示す。以降の工程3,4は同じである。

【0142】

本素子では実施例1と比較してギャップ間距離が小さい分、電界が約2倍程度強い。このため駆動の電圧は8V程度まで低下させることが可能となった。

【0143】

（実施例4）

第四の実施例を図4にしめす。本実施例では実施例1で述べた工程1と2を以下に示すように変更した。

【0144】

（工程1）

基板1に石英基板を用い、十分洗浄を行った後、陰極（エミッター）電極3としてスパッタ法により厚さ5nmのTi及び厚さ30nmのポリSi（砒素ドーパ）を連続的に蒸着を行なった。

【0145】

次に、フォトリソグラフィ工程で、ポジ型フォトレジスト（AZ1500／クラリアント社製）を用いてレジストパターンを形成した。

【0146】

次に、パターニングした前記フォトレジストをマスクとしてポリSi層、Ti層を CF_4 を用いてドライエッチングを行い陰極電極3を形成した。

【0147】

次に、陰極電極をマスクとして用い、フッ酸とフッ化アンモニウムからなる混酸を用いて、約500nmの深さ、石英基板をエッチングした。

【0148】

続いて、ゲート電極2として再びスパッタ法により厚さ5nmのTi及び厚さ30nmのPtを連続的に蒸着を行なった。陰極電極のフォトレジストを剥離後、再びポ

ジ型フォトリソ（AZ1500／クラリアント社製）を用いてゲート電極形状を形成するためのレジストパターンを形成した。

【 0 1 4 9 】

次に、パターニングした前記フォトリソをマスクとしてPt層、Ti層をArを用いてドライエッチングを行い、電極間に形成された段差がギャップとして作用するように電極2を形成した。

【 0 1 5 0 】

次に、レジストパターンを陰極上に形成して、直進性の良い抵抗加熱蒸着でNi膜を約5nmの厚さに形成し、その後酸化反りを350℃で30分行った。

【 0 1 5 1 】

この工程以降は、実施例1と同じ工程であった。

【 0 1 5 2 】

本素子構成により、より微細なギャップを作ることが可能となり、約6V程度から電子放出させることができるようになった。

【 0 1 5 3 】

また、電子放出材料の高さ（膜厚）が厚いことに起因して、膜の上部からだけでなく中間位置から電子が出ることで、ゲート電極に電子が衝突し、効率の低下や、ビーム径の増大を防ぐことが出来た。

【 0 1 5 4 】

（実施例5）

本発明を適用可能な電子放出素子を複数配して得られる画像形成装置について、図8、9、10を用いて説明する。図8において、81は電子源基体、82はX方向配線、83はY方向配線である。84は本発明の電子放出素子、85は結線である。

【 0 1 5 5 】

複数配置したことに伴う素子の容量が増大すると、図8に示すマトリクス配線においては、パルス幅変調に伴う短いパルスを加えても容量成分により波形がなまり、期待した階調が取れないなどの問題が生じる。このため本実施例では実施例1に示したように電子放出部のすぐ脇に、図9の91に示す層間絶縁層を配し、

電子放出部以外での容量性分の増加を低減する構造を採用した。

【0156】

図8においてm本のX方向配線82は DX_1, DX_2, \dots, DX_m からなり、蒸着法にて形成された厚さ約 $1\mu m$ 、幅 $300\mu m$ のアルミニウム系配線材料で構成されている。配線の材料、膜厚、巾は、適宜設計される。Y方向配線83は厚さ $0.5\mu m$ 、幅 $100\mu m$ 、 DY_1, DY_2, \dots, DY_n のn本の配線よりなり、X方向配線82と同様に形成される。これらm本のX方向配線82とn本のY方向配線83との間には、不図示の層間絶縁層が設けられており、両者を電氣的に分離している（m, nは、共に正の整数）。

【0157】

不図示の層間絶縁層は、スパッタ法等を用いて厚さ約 $0.8\mu m$ の SiO_2 で構成された。X方向配線82を形成した基体81の全面或は一部に所望の形状で形成され、特に、X方向配線82とY方向配線83の交差部の電位差に耐え得るように、本実施例では1素子当たりの素使容量が $1pF$ 以下、素子耐圧 $30V$ になるように層間絶縁層の厚さが決められた。X方向配線82とY方向配線83は、それぞれ外部端子として引き出されている。

【0158】

本発明の電子放出素子84を構成する一対の電極（不図示）は、m本のX方向配線82とn本のY方向配線83と導電性金属等からなる結線85によって電氣的に接続されている。

【0159】

X方向配線82には、X方向に配列した本発明の電子放出素子84の行を、選択するための走査信号を印加する不図示の走査信号印加手段が接続される。一方、Y方向配線83には、Y方向に配列した本発明の電子放出素子84の各列を入力信号に応じて、変調するための不図示の変調信号発生手段が接続される。各電子放出素子に印加される駆動電圧は、当該素子に印加される走査信号と変調信号の差電圧として供給される。本発明においてはY方向配線は高電位、X方向配線は低電位になるように接続された。このように接続することで、本発明の特徴である、ビームの収束効果が得られた。

【0160】

上記構成においては、単純なマトリクス配線を用いて、個別の素子を選択し、独立に駆動可能とすることができる。

【0161】

このような単純マトリクス配置の電子源を用いて構成した画像形成装置について、図9を用いて説明する。図9は、ガラス基板材料としてソーダライムガラスを用いた画像形成装置の表示パネルを示す図である。

【0162】

図9において、81は電子放出素子を複数配した電子源基体、91は電子源基体81を固定したリアプレート、96はガラス基体93の内面に蛍光膜94とメタルバック95等が形成されたフェースプレートである。92は、支持枠であり該支持枠92には、リアプレート91、フェースプレート96がフリットガラス等を用いて接続されている。98は外囲器であり、真空中で、450度の温度範囲で10分焼成することで、封着して構成される。電子放出素子84は、図9における電子放出部に相当する。82、83は、本発明の電子放出素子の一对の素子電極と接続されたX方向配線及びY方向配線である。

【0163】

外囲器97は、上述の如く、フェースプレート96、支持枠92、リアプレート91で構成される。一方、フェースプレート96、リアプレート91間に、スペーサーとよばれる不図示の支持体を設置することにより、大気圧に対して十分な強度をもつ外囲器98を構成した。

【0164】

メタルバックは、蛍光膜作製後、蛍光膜の内面側表面の平滑化処理（通常、「フィルミング」と呼ばれる。）を行い、その後Alを真空蒸着等を用いて堆積させることで作られた。

【0165】

フェースプレート96には、更に蛍光膜94の導電性を高めるため、蛍光膜94の外側面に透明電極（不図示）を設けた。

【0166】

前述の封着を行なう際には、カラーの場合は各色蛍光体と電子放出素子とを対応させる必要があり、十分な位置合わせが不可欠となる。

【 0 1 6 7 】

本実施例では電子源からの電子放出はゲート電極側に出射されるので、10KVのアノード電圧、アノード間距離2mmの時は、 $200\mu\text{m}$ 、ゲート側に偏移して電子源に対応する蛍光体が配置された。

【 0 1 6 8 】

走査回路102について説明する。同回路は、内部にM個のスイッチング素子を備えたもので（図中、S1ないしSmで模式的に示している）ある。各スイッチング素子は、直流電圧源Vxの出力電圧もしくは0[V]（グラウンドレベル）のいずれか一方を選択し、表示パネル101の端子Dx1ないしDxmと電氣的に接続される。S1乃至Smの各スイッチング素子は、制御回路103が出力する制御信号Tscanに基づいて動作するものであり、例えばFETのようなスイッチング素子を組み合わせることにより構成することができる。

【 0 1 6 9 】

直流電圧源Vxは、本例の場合には本発明の電子電子放出素子の特性（電子放出しきい値電圧）に基づき走査されていない素子に印加される駆動電圧が電子放出しきい値電圧以下となるような一定電圧を出力するよう設定されている。

【 0 1 7 0 】

制御回路103は、外部より入力する画像信号に基づいて適切な表示が行なわれるように各部の動作を整合させる機能を有する。制御回路103は、同期信号分離回路106より送られる同期信号Tsyncに基づいて、各部に対してTscanおよびTsftおよびTmryの各制御信号を発生する。

【 0 1 7 1 】

同期信号分離回路106は、外部から入力されるNTSC方式のテレビ信号から同期信号成分と輝度信号成分とを分離する為の回路で、一般的な周波数分離（フィルター）回路等を用いて構成できる。同期信号分離回路106により分離された同期信号は、垂直同期信号と水平同期信号より成るが、ここでは説明の便宜上Tsync信号として図示した。前記テレビ信号から分離された画像の輝度信号成分は便宜

上DATA信号と表した。該DATA信号はシフトレジスタ104に入力される。

【0172】

シフトレジスタ104は、時系列的にシリアルに入力される前記DATA信号を、画像の1ライン毎にシリアル／パラレル変換するためのもので、前記制御回路103より送られる制御信号Tsftに基づいて動作する（即ち、制御信号Tsftは、シフトレジスタ104のシフトクロックであるということもできる。）。シリアル／パラレル変換された画像1ライン分（電子放出素子N素子分の駆動データに相当）のデータは、Id1乃至IdnのN個の並列信号として前記シフトレジスタ104より出力される。

【0173】

ラインメモリ105は、画像1ライン分のデータを必要時間の間だけ記憶する為の記憶装置であり、制御回路113より送られる制御信号Tmryに従って適宜Id1乃至Idnの内容を記憶する。記憶された内容は、I'd1乃至I'dnとして出力され、変調信号発生器107に入力される。

【0174】

変調信号発生器107は、画像データI'd1乃至I'dnの各々に応じて本発明の電子電子放出素子の各々を適切に駆動変調する為の信号源であり、その出力信号は、端子Doy1乃至Doynを通じて表示パネル111内の本発明の電子電子放出素子に印加される。

【0175】

前述したように、本発明を適用可能な電子放出素子は放出電流Ieに対して以下の基本特性を有している。即ち、電子放出には明確なしきい値電圧Vthがあり、Vth以上の電圧を印加された時のみ電子放出が生じる。電子放出しきい値以上の電圧に対しては、素子への印加電圧の変化に応じて放出電流も変化する。このことから、本素子にパルス状の電圧を印加する場合、例えば電子放出閾値以下の電圧を印加しても電子放出は生じないが、電子放出閾値以上の電圧を印加する場合には電子ビームが出力される。その際、パルスの波高値Vmを変化させる事により出力電子ビームの強度を制御することが可能である。また、パルスの幅Pwを変化させることにより出力される電子ビームの電荷の総量を制御することが可能

である。

【 0 1 7 6 】

従って、入力信号に応じて、電子放出素子を変調する方式としては、電圧変調方式、パルス幅変調方式等が採用できる。電圧変調方式を実施するに際しては、変調信号発生器107として、一定長さの電圧パルスを発生し、入力されるデータに応じて適宜パルスの波高値を変調するような電圧変調方式の回路を用いることができる。

【 0 1 7 7 】

パルス幅変調方式を実施するに際しては、変調信号発生器107として、一定の波高値の電圧パルスを発生し、入力されるデータに応じて適宜電圧パルスの幅を変調するようなパルス幅変調方式の回路を用いることができる。

【 0 1 7 8 】

シフトレジスタ104やラインメモリ105は、デジタル信号式を用いた。

【 0 1 7 9 】

本実施例では、変調信号発生器107には、例えばD/A変換回路を用い、必要に応じて増幅回路などを付加する。パルス幅変調方式の場合、変調信号発生器107には、例えば高速の発振器および発振器の出力する波数を計数する計数器（カウンタ）及び計数器の出力値と前記メモリの出力値を比較する比較器（コンパレータ）を組み合わせた回路を用いた。

【 0 1 8 0 】

ここで述べた画像形成装置の構成は、本発明を適用可能な画像形成装置の一例であり、本発明の技術思想に基づいて種々の変形が可能である。入力信号については、NTSC方式を挙げたが入力信号はこれに限られるものではなく、PAL、SECAM方式など他、これよりも、多数の走査線からなるTV信号（例えば、MUSE方式をはじめとする高品位TV）方式をも採用できる。

【 0 1 8 1 】

【発明の効果】

以上説明した様に、本発明によれば電子放出素子固有の容量を低減するとともに駆動電圧を低減することができ、このような電子放出素子を用いることにより

効率が高く、ビーム径の小さい電子源が実現できる。

【0182】

また、本発明による画像形成装置においては、前記電子源より構成され、入力信号に基づいて画像を形成するため、より高精細な画像形成装置例えば、カラーフラットテレビが実現できる。

【図面の簡単な説明】

【図1】

図1は本発明による基本的な電子放出素子の一例を示す図である。

【図2】

図2は本発明による第二の実施例を示す図である。

【図3】

図3は本発明による第三の実施例を示す図である。

【図4】

図4は本発明による第四の実施例を示す図である。

【図5】

図5は本発明による第1の実施例の製造工程を示す図

【図6】

図6は本発明による電子放出素子を動作させる時の構成例を示す図である。

【図7】

図7は本発明による基本的な電子放出素子の動作特性例を示す図である。

【図8】

図8は本発明による複数電子源を用いた単純マトリクス回路の構成例を示す。

【図9】

図9は本発明による電子源を用いた、画像形成パネルの構成例を示す。

【図10】

図10は本発明による電子源を用いた、画像形成パネルの回路例を示す。

【図11】

図11はカーボンナノチューブの構造を示す概要図を示す。

【図12】

図12はグラファイトナノファイバーの構造を示す概要図を示す。

【図13】

図13は縦型FEの従来例を示す。

【図14】

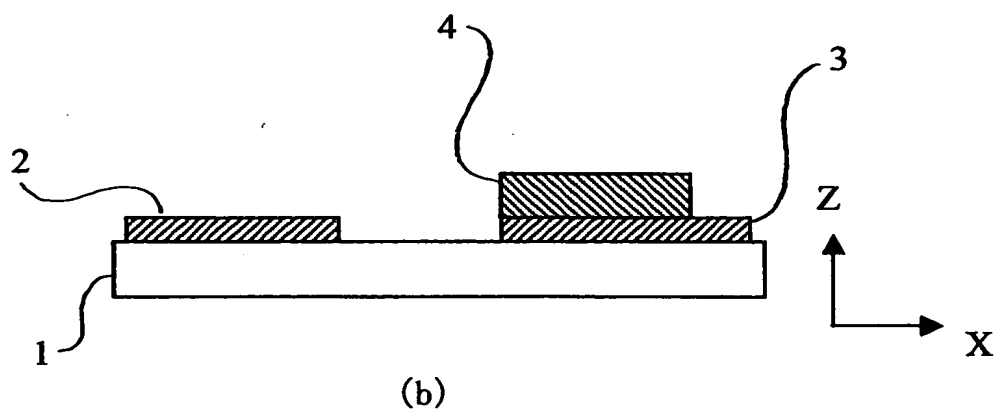
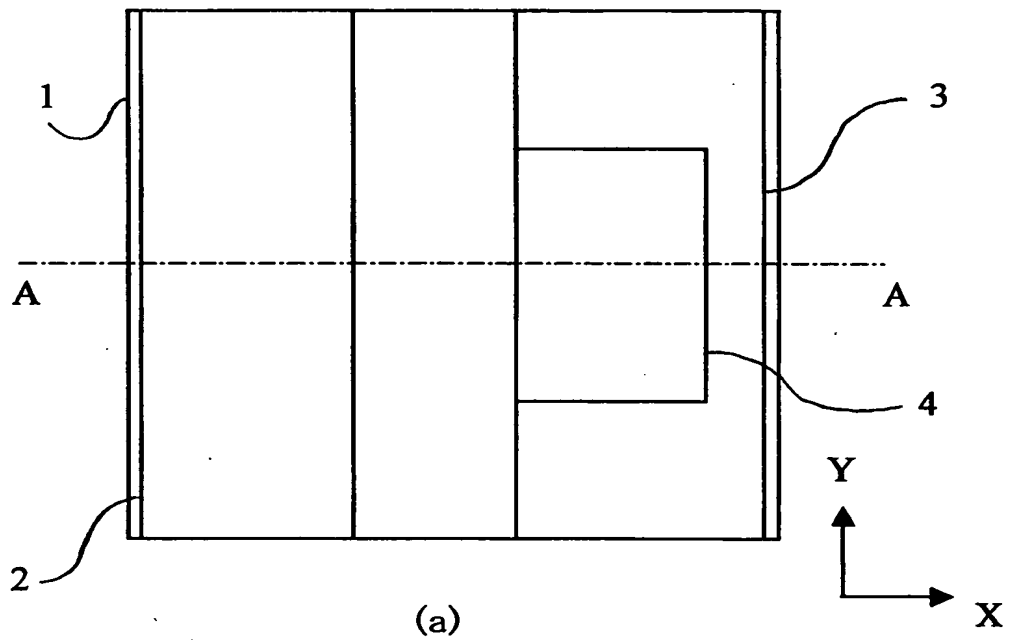
図14は横型FEの従来例を示す。

【符号の説明】

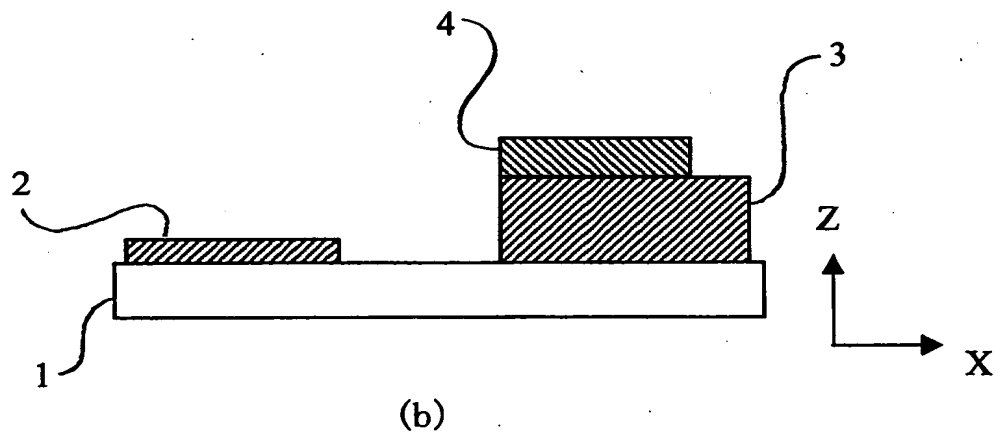
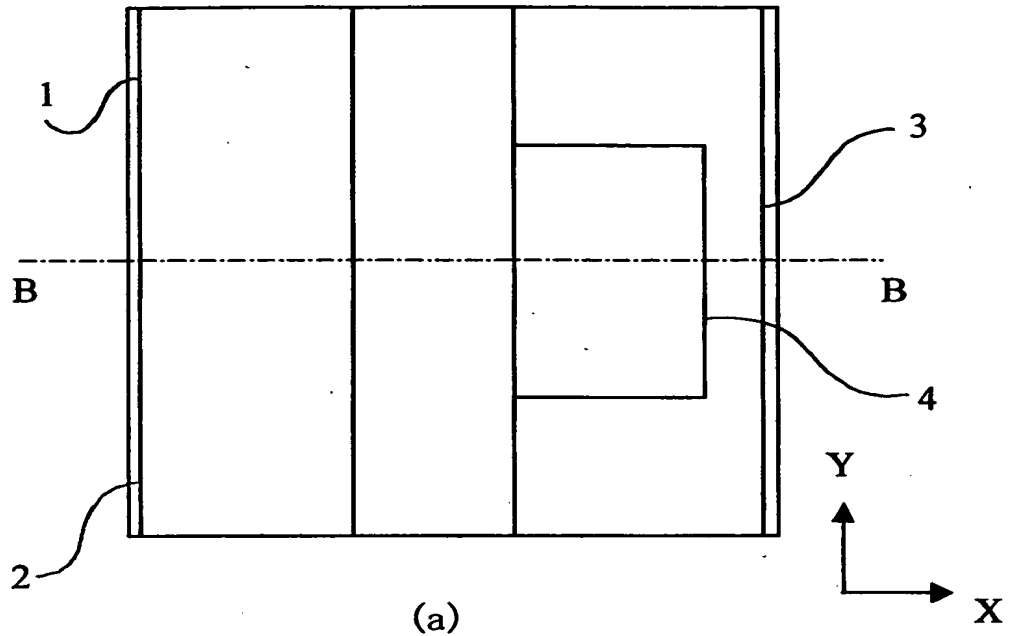
- 1 基板
- 2 ゲート電極
- 3 電極
- 4 電子放出材料
- 61 アノード
- 81 電子源基体
- 84 電子放出素子

【書類名】 図面

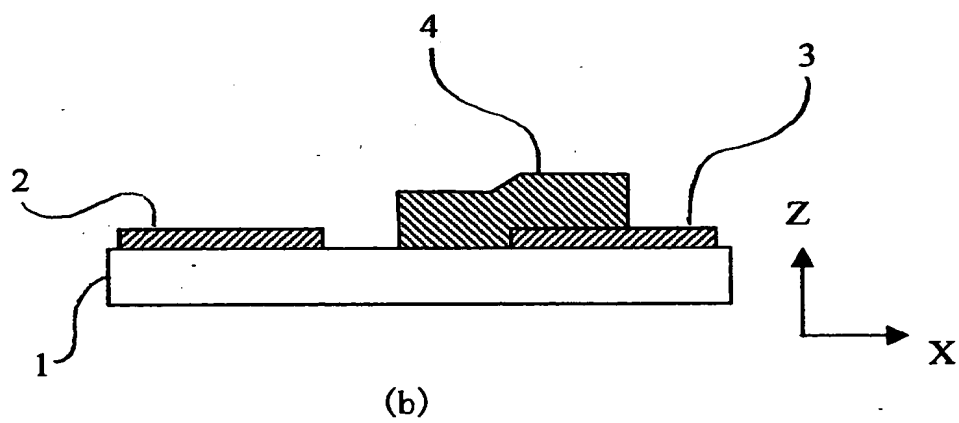
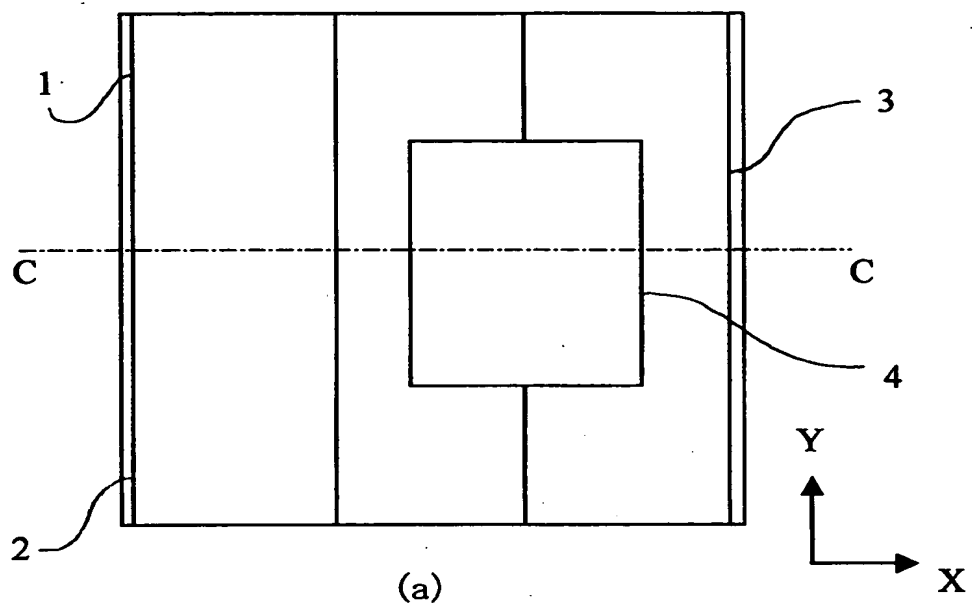
【図 1】



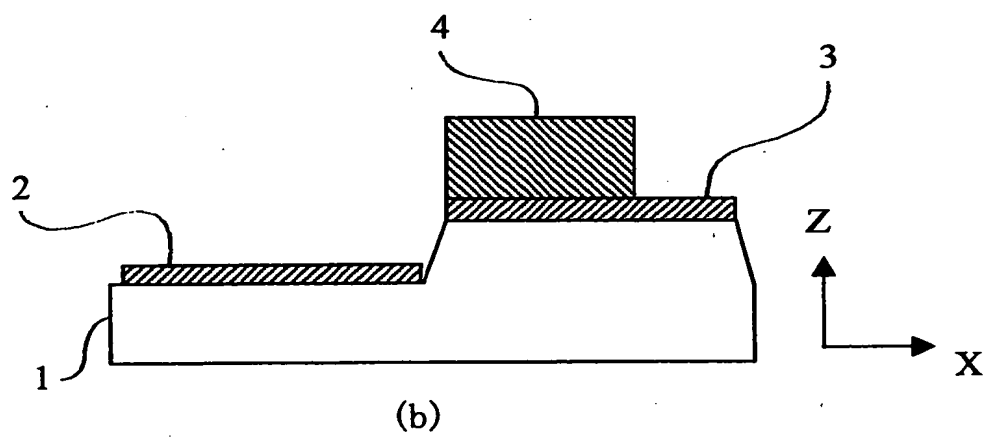
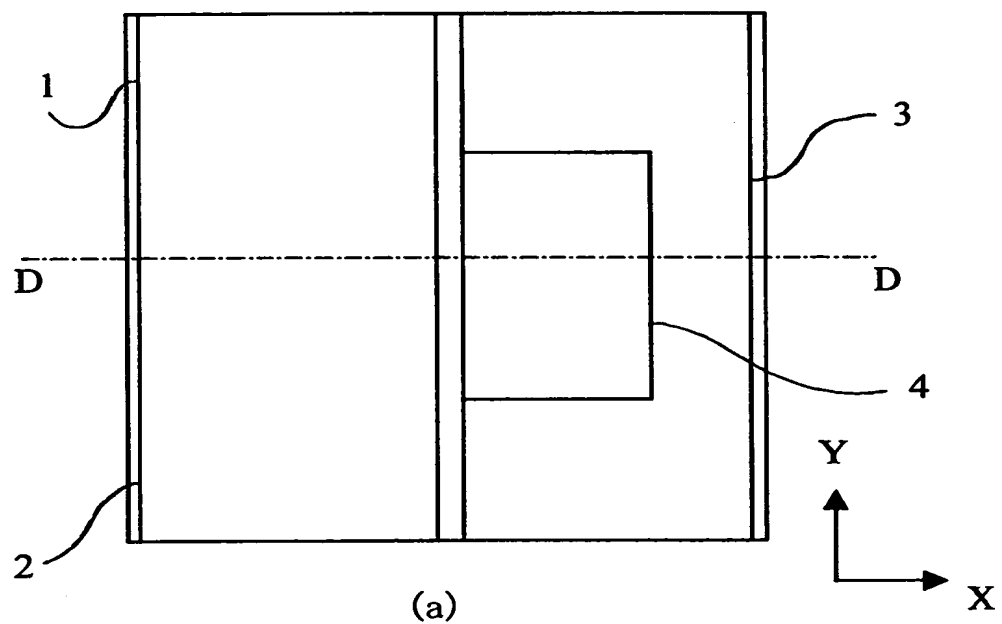
【図 2】



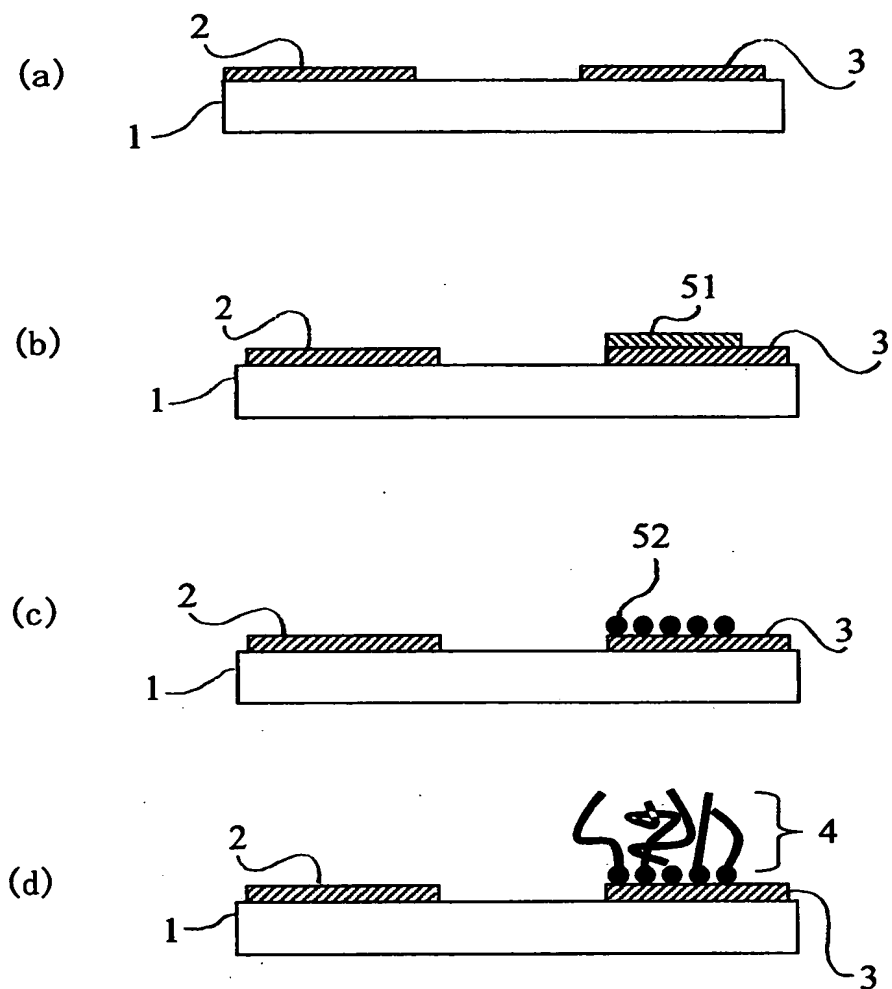
【図 3】



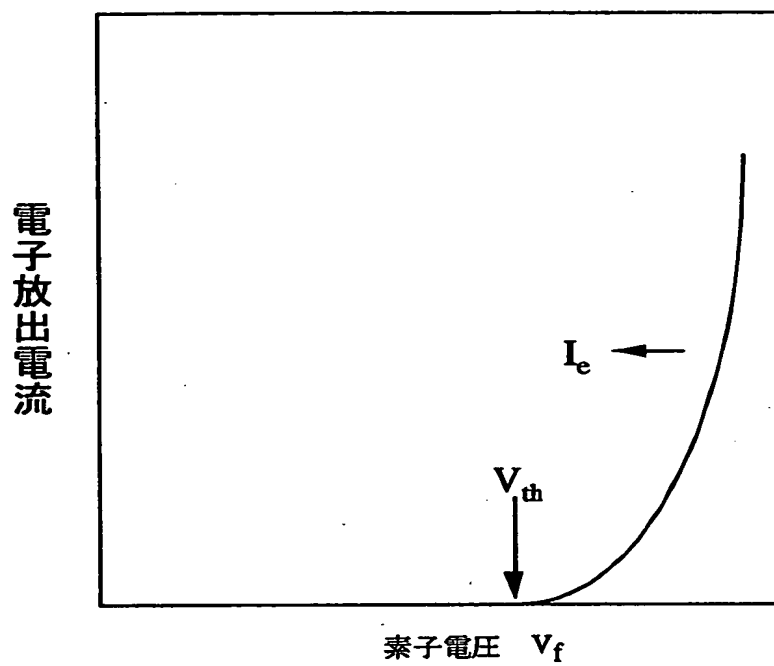
【図4】



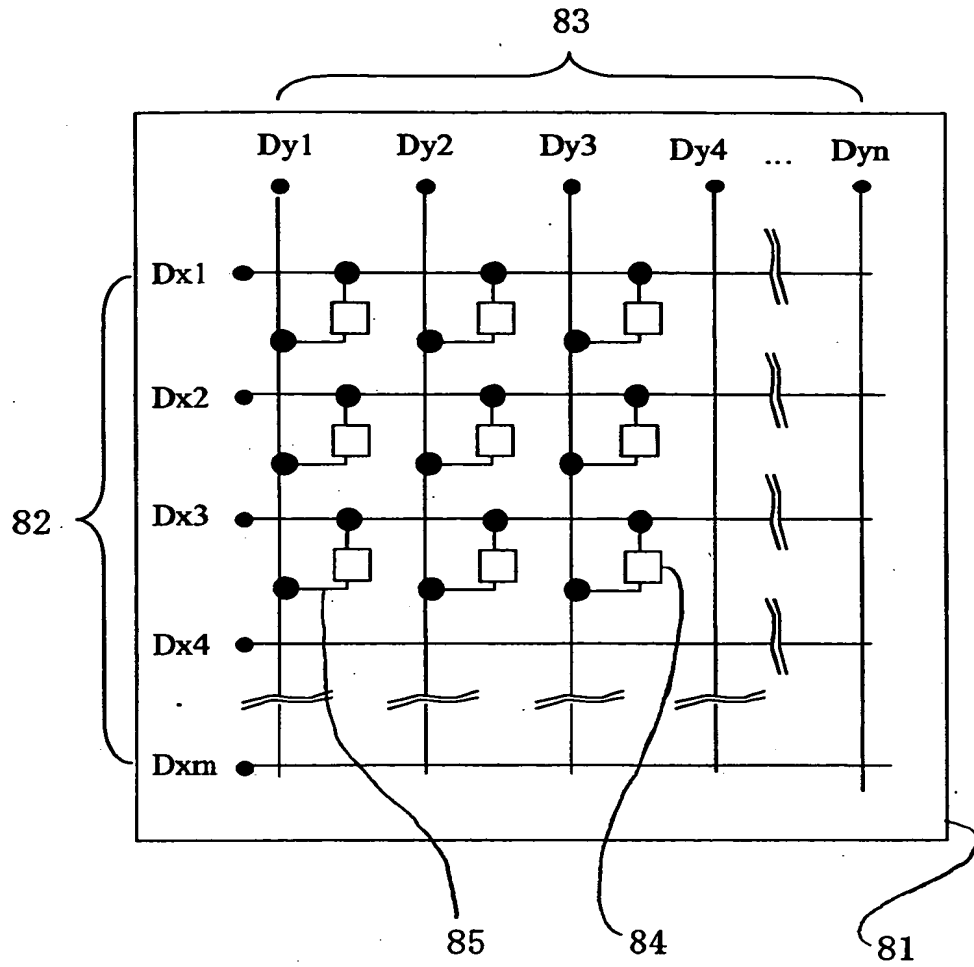
【図 5】



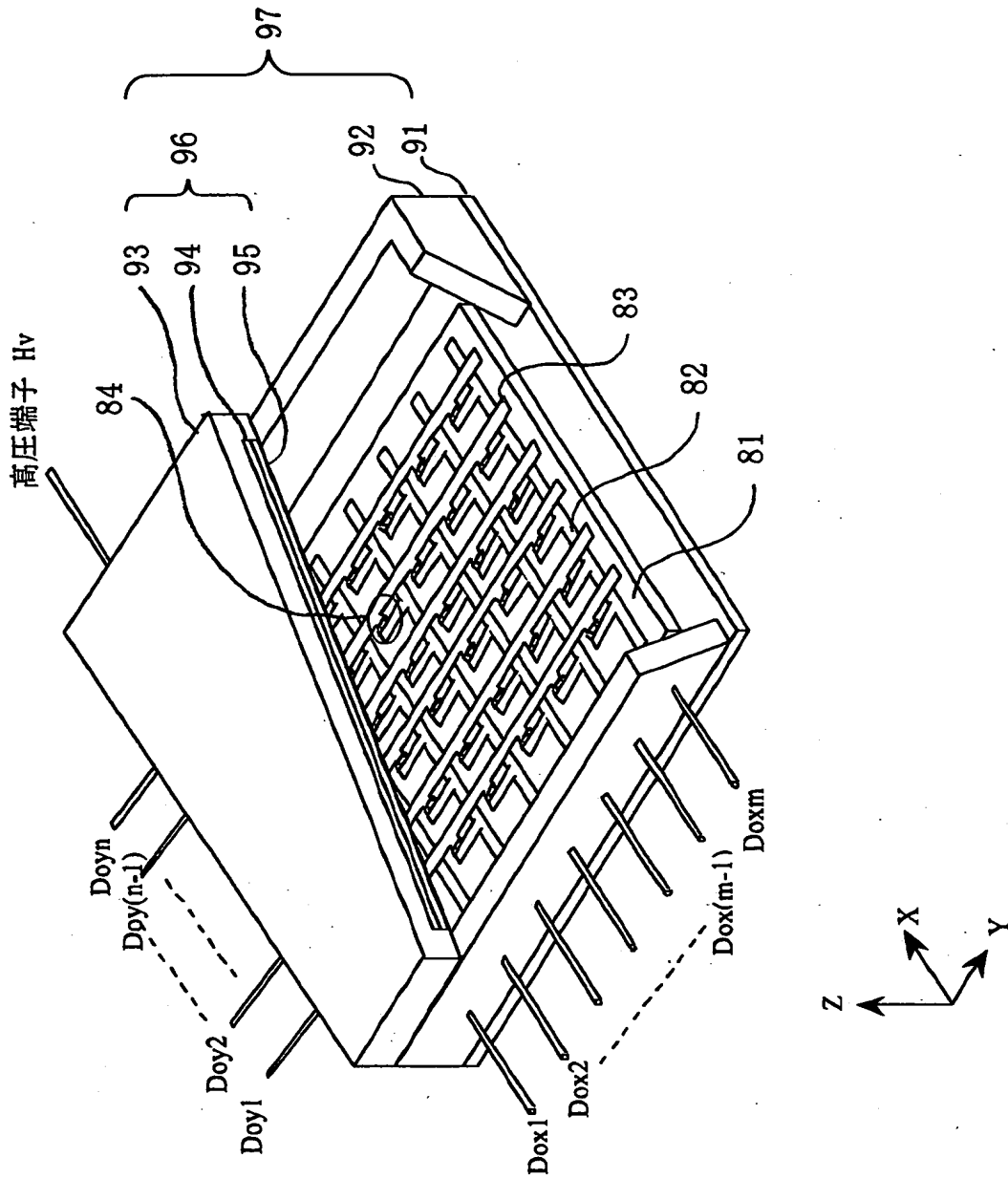
【図 7】



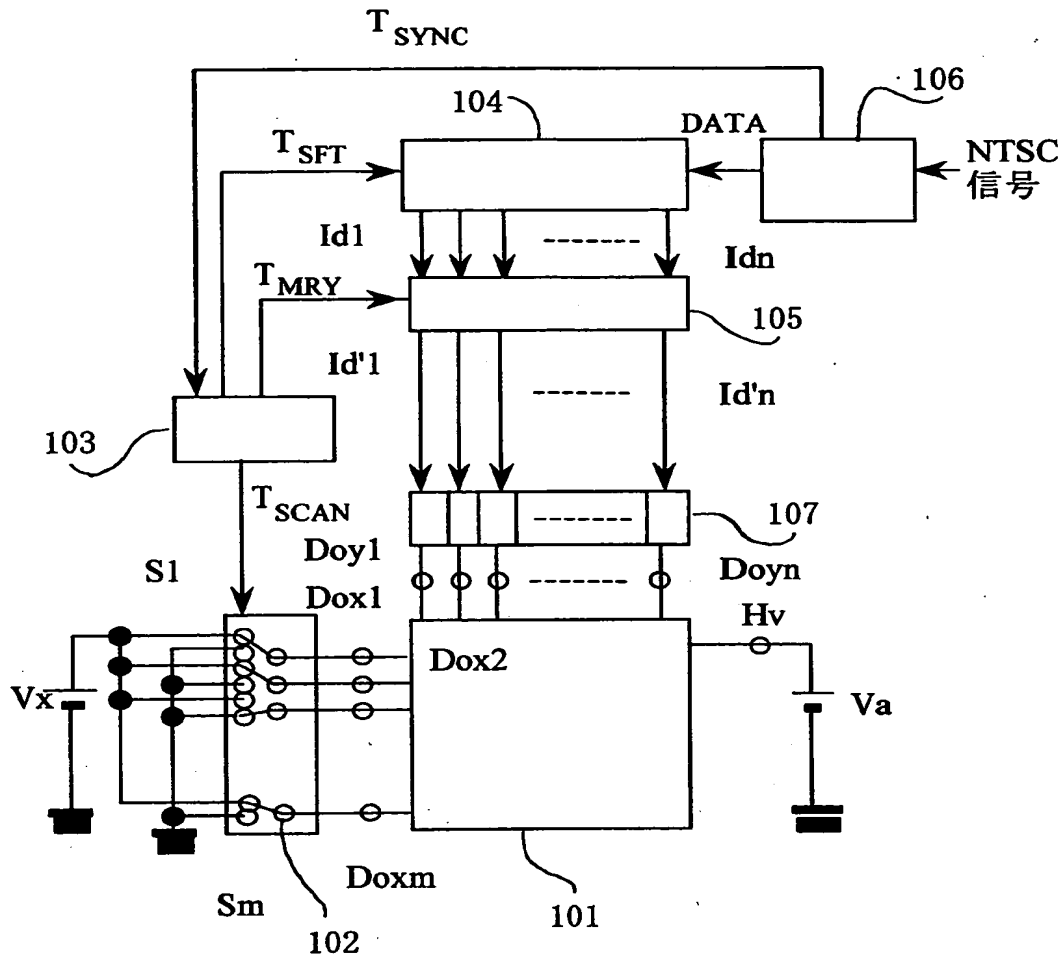
【図 8】



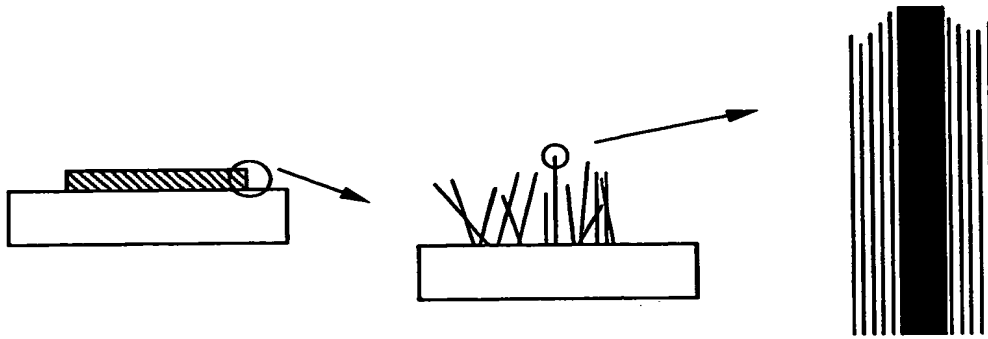
【図9】



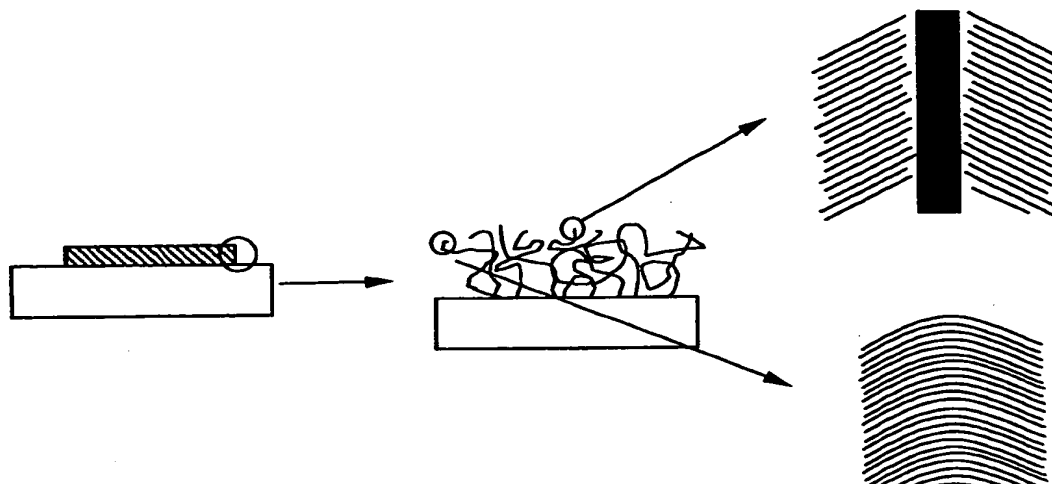
【図10】



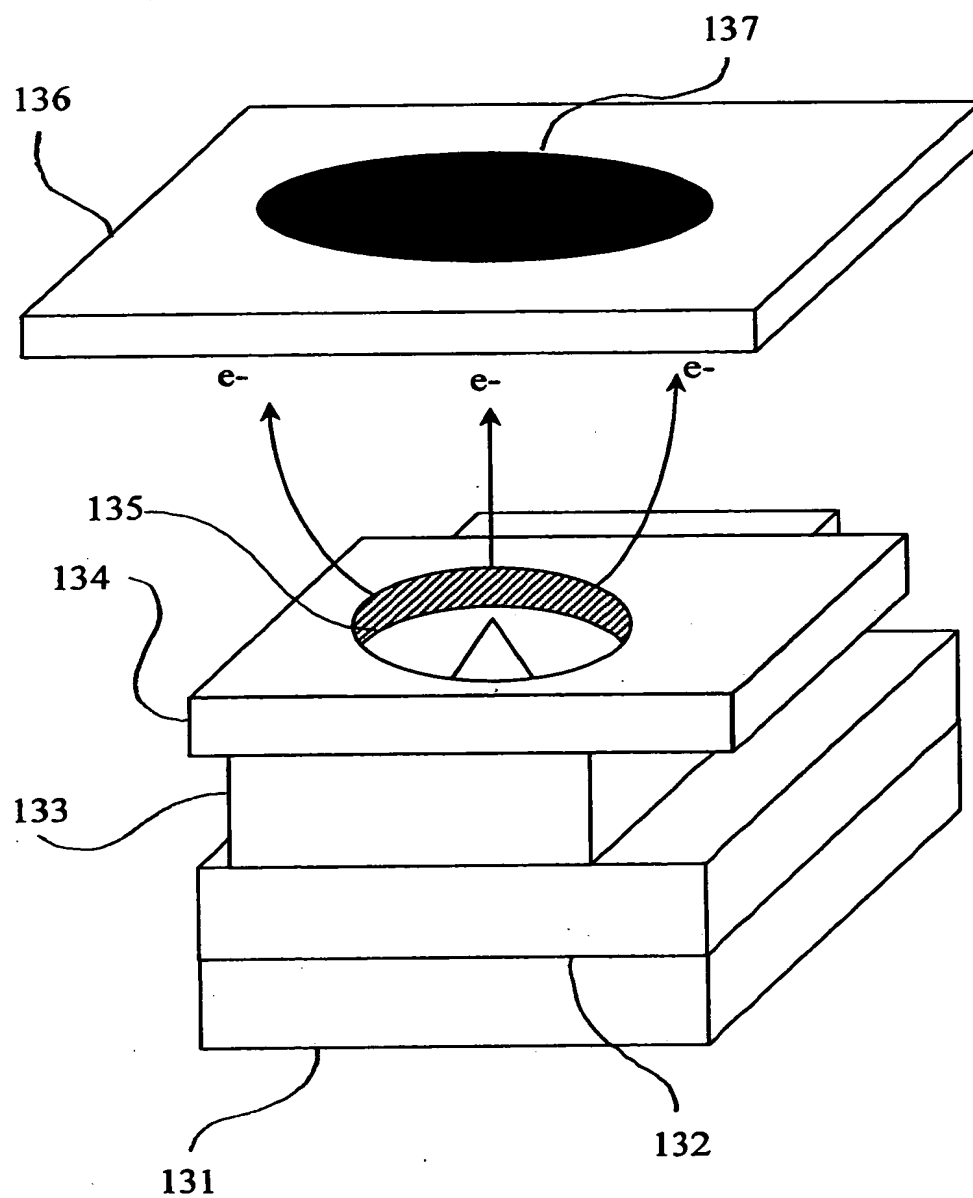
【図11】



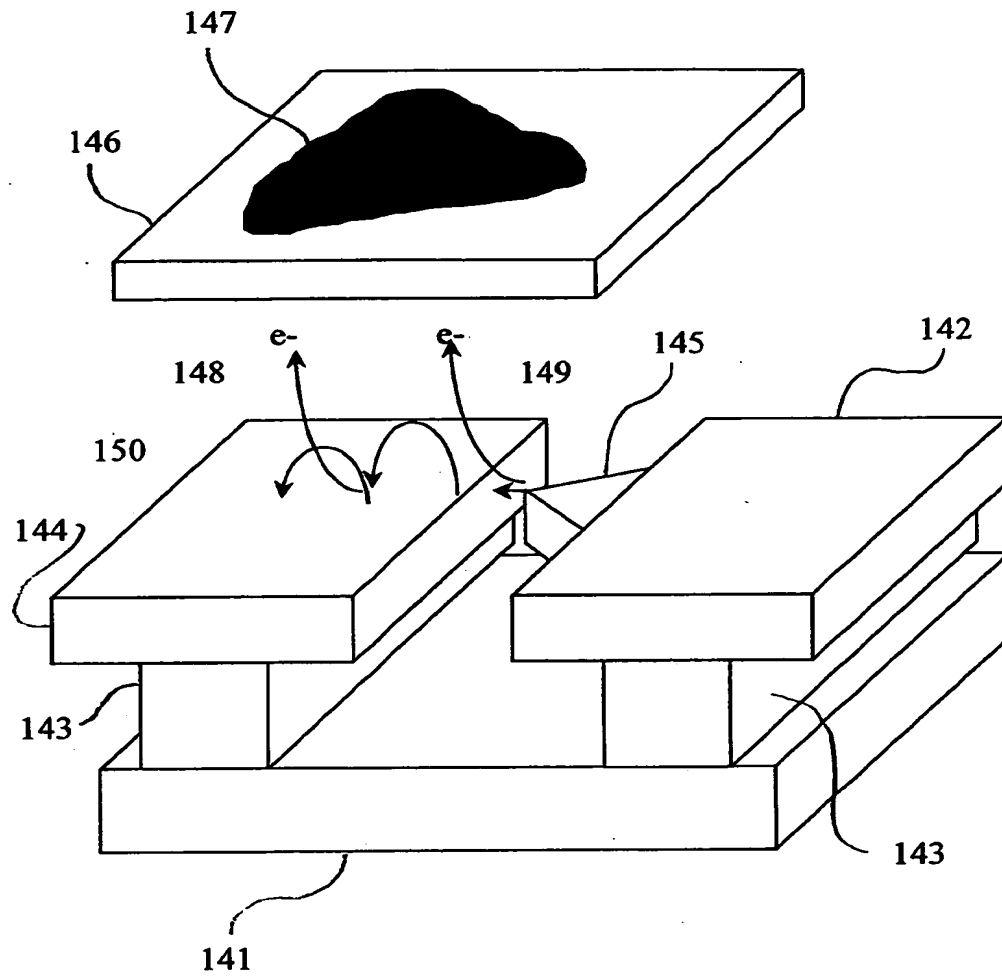
【図 1 2】



【図13】



【図14】



【書類名】 要約書

【要約】

【課題】 電子放出素子固有の容量低減、駆動電圧の低減であり、電子の軌道を制御して、より高精細なビームを得る。

【解決手段】 電子放出部材 4 における電子放出部位 64 がゲート 2 とアノード 61 との間の高さに位置する電子放出素子において、ゲート 2 ・カソード 3 間の間隙の距離を d 、電子放出素子を駆動したときの電位差を V_1 、アノード 61 と基板 1 の距離を H 、アノード 61 とカソード 3 の電位差を V_2 とした時、駆動時の電界 $E_1 = V_1 / d$ は、 $E_2 = V_2 / H$ の 1 倍から 50 倍の範囲内にあるように構成した。

【選択図】 図 6

出 願 人 履 歴 情 報

識別番号 [000001007]

1. 変更年月日 1990年 8月30日

[変更理由] 新規登録

住 所 東京都大田区下丸子3丁目30番2号

氏 名 キヤノン株式会社